

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-37143

(43)公開日 平成 6 年(1994) 2 月10日

(51)Int.Cl.⁵

H 0 1 L 21/60

識別記号

3 1 1 S 6918-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 4 (全 12 頁)

(21)出願番号 特願平4-188308

(22)出願日 平成 4 年(1992) 7 月15日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 近藤 雄

神奈川県川崎市幸区小向東芝町 1 株式
会社東芝総合研究所内

(72)発明者 斉藤 雅之

神奈川県川崎市幸区小向東芝町 1 株式
会社東芝総合研究所内

(72)発明者 樽崎 隆

神奈川県川崎市幸区小向東芝町 1 株式
会社東芝総合研究所内

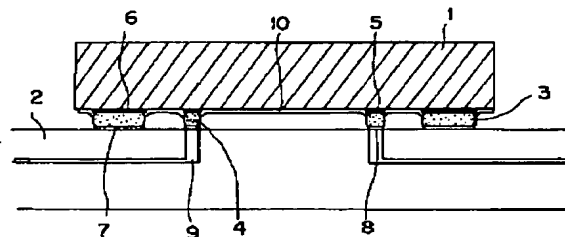
(74)代理人 弁理士 木村 高久

(54)【発明の名称】 半導体装置および半導体装置の製造方法

(57)【要約】

【目的】 本発明は、熱ストレスに強いフェイスダウン方式の半導体装置を提供することを目的とする。また本発明は、信頼性が高くかつ接続密度の向上が可能な突起電極を有する半導体装置を提供することを目的とする。

【構成】 本発明の第1では、回路基板2上に半導体チップ1をフェイスダウン接続するに際し、枠状の構造体3を設け、これを回路基板と半導体チップの双方と機械的に接続するようにしている。本発明の第2ではこの枠状の構造体を半田で構成し、チップの能動領域およびバンプ接続部の周囲外側にバンプと同一のプロセスによって設けられ、リフロー時にバンプと同時に回路基板に接合される。また本発明の第3では、半導体チップ上に形成された第1の柱状金属層と、前記第1の柱状金属層上に形成され、少なくとも第1の柱状金属層よりも、厚さが薄く、軟化温度が低く、室温での降伏応力が大きい第2の金属層とから突起電極が構成される。



【特許請求の範囲】

【請求項1】 回路基板とこの回路基板上にフェイスダウン接続された半導体チップと前記回路基板と前記半導体チップの間に介在せしめられた杵状の構造体とを具備し、

前記杵状の構造体は前記回路基板と半導体チップの双方と機械的に接続していることを特徴とする半導体装置。

【請求項2】 前記杵状の構造体は熱伝導性の良好な材料で構成されていることを特徴とする請求項1記載の半導体装置。

【請求項3】 半導体チップまたは回路基板上にバンパおよび前記バンパの周囲外側に半田からなる杵状構造体を形成する工程と前記回路基板上に前記半導体チップを前記バンパおよび前記杵状構造体を介して熱処理を行い前記バンパおよび前記杵状構造体がいずれも前記回路基板および前記半導体チップと同時に接合するようにフェイスダウン接続するリフロー接合工程とを含むことを特徴とする半導体装置の製造方法。

【請求項4】 所望の素子領域の形成された半導体チップと前記半導体チップ上に形成された第1の柱状金属層と、前記第1の柱状金属層上に形成され、少なくとも第1の柱状金属層よりも、厚さが薄く、軟化温度が低く、室温での降伏応力が大きい第2の金属層とから構成された突起電極とを具備したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置および半導体装置の製造方法に係り、特に回路基板と半導体チップがフェイスダウン方式で接続された半導体装置に関する。

【0002】

【従来の技術】近年、半導体集積回路技術の発達により電子機器の小型化、薄型化、高性能化が進められており、これにともない回路基板上に半導体チップを高密度に実装することが重要な課題となっている。このような要求を満たす実装方法として、フェイスダウン方式、ビームリード方式、テープキャリア方式などが注目されている。特にフリップチップ方式は、小型化、薄型化に適した実装技術として期待されている。

【0003】図14はフェイスダウン方式で実装された従来の半導体装置の断面図である。この半導体装置では、半導体チップ1のパッド4P上にバンパ4と呼ばれる半田やニッケル等の金属からなる突起状の電極が形成され、バンパ4と回路基板2の電極接続部との位置を合わせ、マウントした後、半導体チップ1と回路基板2とをリフロー接続する。

【0004】しかしながら、半導体チップと回路基板との熱膨張係数には一般的に差があるため、温度変化が発生するとバンパに応力が集中し、機械的、電気的に破壊が起こり、これが半導体装置の不良原因となる。これを

回避するために現状では主に次のような方法がとられている。

【0005】1つは、半導体チップと熱膨張係数の差が小さい回路基板を選んで使用する方法である。例えば回路基板として、チップと同一材料であるシリコン基板を用いたり、比較的熱膨張係数差の小さい窒化アルミニウム基板を用いたりする方法が提案されている。しかし、これらの回路基板は一般的にコストが高く汎用品に適さないため、特殊用途に限られているのが現状である。

10 【0006】このような状況のなかで、一般的に最もよく使用され、コストも安いガラスエポキシ等の樹脂基板の使用が望まれるが、熱膨張係数がシリコンの約10倍であるためバンパへの応力集中による破壊は避けられないという問題があった。

【0007】もう1つは、半導体チップと回路基板との熱膨張係数の違いから生じる応力がバンパに集中するのを防止するため、半導体チップと回路基板との隙間に樹脂が含まれるように半導体チップ全体を樹脂で覆う方法である。この方法によれば、シリコンとは熱膨張係数の違うアルミナでもフェイスダウン実装が可能である。また、一部ガラスエポキシ等の樹脂基板でも実施されており、それほど大きなチップに使用しない限りはかなり有効な方法である。しかしチップが大きくなれば、熱膨張係数差による歪みの絶対値が大きくなるためこの方法でも十分であるとはいえない。

【0008】さらに、樹脂の物性にもある程度の制約がある。なかでも重要な物性は主にヤング率と熱膨張係数である。すなわちバンパに対する応力集中を防ぐ意味でヤング率はある程度大きいものが要求される一方、熱膨張係数についてはバンパに近いものが望ましい。なぜなら、樹脂の熱膨張係数がバンパよりある程度以上大きい場合、樹脂自身の伸びによってバンパ接合面にかかる垂直方向の力が無視できなくなるためである。この場合、回路基板とチップの熱膨張係数差による応力集中とは違ったバンパと封止樹脂の熱膨張係数差による引き剥がしモードのバンパ破壊が発生する。一般に金属を材料とするバンパと封止樹脂の熱膨張係数は10倍近く異なるため、現実にはこれに起因する不良を無視することはできない。

30 【0009】温度変化によるバンパの破壊には2つのケースが考えられる。1つは通常の環境温度の変化に対応するもので一般のフェイスダウン実装では-55℃から150℃までの温度サイクル試験などが行われている。このモードで発生する不良は主に熱ストレスによるバンパの疲労破壊であるが、前述したように半導体チップと回路基板との隙間に樹脂が含まれるように半導体チップ全体を樹脂で覆う方法で、ある程度は回避することができ。

50 【0010】もう1つはリフロー時におこる温度変化によるものである。リフロー温度は半田材料によって多少

の違いはあるが、一般的には約200℃以上で行われ、室温まで冷却される。このときにバンプには熱膨張係数差によるストレスがかかり、これが初期破壊を引き起こす。樹脂封止工程は原理的にリフロー接続後にしか行えないため、初期破壊によって起こる不良に対しては樹脂封止による改善は期待できない。

【0011】さらに、バンプ自身を大きくすることによってフェイスダウン接続の信頼性を高める試みもなされている。しかしバンプ自身を大きくすることは逆に微細なピッチの接続を困難にするだけでなく、またプロセス的にも時間や工程の増加を招くことになる。

【0012】また今後、半導体チップはますます大面積化、微細配線化するものと予想される。半導体チップが大面積化すれば熱膨張率の差によって半導体チップと回路基板との間に生じる歪は大きくなり、微細配線が進むと、応力に絶え得るだけの体積をもったバンプを作ることには困難になる。以上のような理由から今後は樹脂だけで半導体チップと回路基板との熱膨張率の差から生じる不良を抑えることはますます困難になることが予想される。

【0013】また、図15に示すようにCCDなどの固体撮像装置は、従来撮像素子チップ1をセラミックパッケージ19にダイボンディングし、ボンディングワイヤ20で電気的接続を行い、内部に不活性ガスを充填して保護用のカバーガラス21を上面にとりつけ封止するという方法がとられている。このカバーガラス21はガラス接着兼封止用樹脂22によってセラミックパッケージ19に接着されており、気密性を維持している。しかしながら樹脂は少なからず透湿性や吸湿性を有しており、このような樹脂封止においてはその影響を免れないため、一般的にはカバーガラス21とセラミックパッケージ19との接着部分を大きくすることにより信頼性を保証している。

【0014】ところが近年、CCDの歩留まり向上、コストダウンに伴ってパッケージの低コスト化が求められており、ビデオカメラや内視鏡においては固体撮像素子の小型軽量化が最も重要な課題になっている。これらの需要に応じるため、従来カバーガラスとして用いられていたガラスを基板とし、その表面に配線パターンを形成してCCDチップをバンプで接続する方法が提案されており（特開昭62-318665、特開平1-90618）、この方法によれば固体撮像装置の大幅な小型軽量化をはかることができる。

【0015】また感光画素上に透明有機層を堆積し、フォトリソグラフィ技術によって任意の画素上のみを残させ、透明有機残層を熱処理して半凸レンズ型にして集光する方法が提案されて（特開昭59-68967）いる。

【0016】しかしこのようにガラス基板上に配線パターンを形成したものは画素エリアの上に樹脂が存在する

ため、レンズの効果そのものが減少してしまうという問題がある。また後者の方法では、レンズの透明有機層と不活性ガス、もしくは空気との屈折率の違いから発揮されるが、封止樹脂の屈折率は透明有機層のそれと近いいためレンズの効果を期待することができないという問題がある。

【0017】しかしながら固体撮像装置にとって高感度化は小型軽量化にならんで重要であり双方を両立させる必要がある。

10 【0018】そこで半凸レンズの効果を発揮させるため、ガラス基板とCCDチップの隙間に気体層を残す方法も提案されている（特開平3-156776）。この方法によれば感度の低下を招くことなく低コストで小型軽量の固体撮像装置を得ることができる。

【0019】しかしながらこのガラス基板とCCDチップの隙間に気体層を残す方法では信頼性に問題が残る。すなわち固体撮像装置が高湿度雰囲気におかれた場合、図16に示すように封止樹脂22を通して湿気24が内部に浸透し、内部の湿度が高くなる。そして、雰囲気の急激な温度変化やCCDの動作による発熱等の影響によって温度勾配が発生し、内部雰囲気よりガラス基板19が低温になると結露が発生する。特に画素エリア25の周囲部分で結露35が発生しやすく、ガラス基板19の表面等に付着することがわかっている。

20 【0020】これは湿気の浸透経路が短い、すなわち封止樹脂の封止面積が小さいために起こるもので、直接画像に影響するのみならず通電によってエレクトロマイグレーションを起こすこともある。このような不都合は樹脂封止面積を増加することのいよって解決できるが、これは大型化につながる。さらにまたガラス基板とCCDチップの隙間すべてに樹脂を浸透させ、画素エリア上に気体層を残さないようにすることによっても結露の発生を抑制することはできるが、半凸レンズの効果を減少させ、感度低下を招くことになる。

【0021】一方、これらCCDチップをフェイスダウン実装する際の欠点として、放熱の問題がある。

【0022】CCDは比較的高い周波数の信号を処理しており、駆動によって発熱する。CCDチップの温度が上昇すると暗電流が増加し、相対的に感度の低下が起こる。このように図9に示したようなセラミックパッケージを用いた固体撮像装置では、発生した熱はセラミックパッケージに逃げるためCCDチップ自体の温度上昇はある程度抑えることができる。しかし、フェイスダウン実装では熱が伝わる経路が少ないためCCDチップの温度が上昇し、暗電流が増大して相対的感度が低下する。

【0023】このように従来の固体撮像装置では感度低下を招くことなく低コスト化、小形化が可能な樹脂封止パッケージを実現しようとすると、信頼性、特に耐湿性の低下を招くという不都合があった。

50 【0024】このようにパッケージの問題のみならずフ

リップチップ方式等のフェイスダウン実装を用いる場合、バンプそのものの信頼性にも深刻な問題がある。

【0025】すなわち、従来、フリップチップ実装に使用されている突起電極には、図17に示すような半田突起電極がある。この半田突起電極43は、半導体チップ1の表面に形成されたアルミニウムの電極パッド5の一部を開口するように形成された絶縁層41を介してこの電極パッド5を覆うように、障壁金属層42が形成され、この上層に形成される。ここで障壁金属層42は、蒸着またはスパッタリング法によってクロムもしくはチタン層を形成し、さらにその上から銅またはニッケルの層と金の層とを蒸着またはスパッタリング法を用いて順次形成することにより得られ、この上層に、電解メッキ法または蒸着法によって半田突起電極43が形成される。例えば、半田としては鉛95%、錫5%のものを用いる。次に必要ならば半田突起電極43の下地以外の部分の障壁金属層42をエッチングにより除去し、最後に窒素雰囲気中で加熱溶融することによって半田突起電極43を整形する。

【0026】このようにして半田突起電極を形成した半導体装置を基板にフリップチップ実装した例を図18に示す。実装に際してはまず、半導体チップ1の半田突起電極に対応した位置に接続用電極が設けられている配線基板2に、半導体チップ1上の半田突起電極43を配線基板2上の接続用電極8と突き合わせて位置決めし、半導体チップ1を配線基板2上に搭載する。このとき、必要ならば配線基板2上にフラックスを塗布する。次に、半田突起電極43を再溶融することによって半田突起電極が半導体チップ1と配線基板2を接続する。

【0027】この場合、半導体チップ搭載時の加圧力と半田突起電極の再溶融時の半導体チップの自重とによって半田突起電極の高さが減少してその幅が広がるため、接続後の突起電極の高さは突起電極形成時よりもさらに低くなり、実際には突起電極の幅の50%程度の値となる。また、接続時の突起電極の幅が広がるために、半田突起電極どうしの間隔を狭くすると隣接する突起電極間でショートが発生する恐れがあり、実用的には突起電極間の距離は突起電極の高さ以上にすることがあるため、突起電極間の距離の狭ピッチ化が困難であるという問題があった。

【0028】そこで図19に示すように銅などの高融点金属を芯としてその周囲を半田などの低融点金属が覆う構造の突起電極が提案されている。この例では障壁金属層42の形成までは図17に示した例と同様に形成されるが、次に、障壁金属層42の上にメッキ用レジストパターンニングを形成して電解メッキ法によって銅またはニッケルからなる高融点の柱状電極層44を選択的に形成する。更に電解メッキ法を用いて前記柱状電極44上に半田層45を形成し、これをリフローすることによって突起電極を形成する。この場合は柱状電極44を芯とし

てその周囲を半田層45が取り囲むような構造となっている。

【0029】このようにして形成された半導体装置を基板にフリップチップ実装した例を図20に示す。ここではまず、突起電極を有する半導体チップ1と接続用電極パッド8を有する配線基板2とを、半導体チップ1上の突起電極と配線基板2上の接続用電極パッド8とを突き合わせて位置決めして、半導体チップ1を配線基板2上に搭載する。次に、半田層45を再溶融させ、さらにこれを冷却して硬化させることによって突起電極が半導体チップ1と配線基板2とを接続する。

【0030】この場合、突起電極の高さは柱状電極層44によって制御されるため、接続後の突起電極の幅が広がりすぎることがない。従って、隣接する突起電極間でのショートの恐れも少ないために図17および図18に示した例に比べて突起電極間の距離を狭ピッチに出来るという利点がある。

【0031】しかしながら、この例では柱状電極層44が半田層45より硬いために、接続後に突起電極に外力による歪が生じた場合には、歪は半田層45に集中することになる。図21に突起電極の歪の様子を模式的に示す。図21(a)は図17に示した半田突起電極で歪が生じた場合を、図21(b)は図19に示した突起電極で歪が生じた場合を示す。図21(a)では突起電極の変形が大きく、一方柱状電極44を用いた場合は、図21(b)に示すように、歪が半田層45のうちの柱状電極44と配線基板2の間の部分46に集中するためにこの部分が破断し易くなり、信頼性の低下をまねく。

【0032】このように、接続電極同士の間隔を狭くして接続の密度を向上させるためには、接続時の突起電極の変形を抑えて、接続による突起電極高さの減少によって生ずる隣接電極同士の電氣的短絡を防ぐ必要があるが、そのために突起電極の芯として硬い材料を用いると接続後の使用環境下で生じる外力による歪が突起電極の軟らかい部分に集中して接続部分の信頼性の低下をまねくという問題がある。

【0033】

【発明が解決しようとする課題】このように従来のフェイスダウン方式で実装された半導体装置では、半導体基板と回路基板の熱膨張率の差によってバンプ部分に応力が発生し接続不良が起こるという問題があった。

【0034】また特に従来の固体撮像装置では感度低下を招くことなく低コスト化、小形化が可能な樹脂封止パッケージを実現しようとする、信頼性特に耐湿性の低下を招くという問題があった。

【0035】さらにまたバンプを用いたフェイスダウン方式による接続自体においても、前述したように、接続密度の向上を目的として中心に高融点の柱状の芯を有する突起電極を用いる方法が提案されているがこの方法では、芯となる柱状電極の周囲を取り囲む半田材料の部分

に外力による歪が集中して信頼性の低下をまねくという問題があった。本発明は前記実情に鑑みてなされたもので、熱ストレスに強いフェイスダウン方式の半導体装置を提供することを目的とする。

【0036】また本発明は耐湿性が良好で低コストの固体撮像装置パッケージを提供することを目的とする。

【0037】また本発明は、信頼性が高くかつ接続密度の向上が可能な突起電極を有する半導体装置を提供することを目的とする。

【0038】

【課題を解決するための手段】そこで本発明の第1では、回路基板上に半導体チップをフェイスダウン接続するに際し、枠状の構造体を設け、これを回路基板と半導体チップの双方と機械的に接続するようにしている。

【0039】望ましくはこの枠状の構造体は熱伝導性の良好な材料で構成される。

【0040】さらに望ましくは、半導体チップがCCDチップの場合特に有効である。

【0041】本発明の第2ではこの枠状の構造体を半田で構成し、チップの能動領域およびバンプ接続部の周囲外側にバンプと同一のプロセスによって設けられ、リフロー時にバンプと同時に回路基板に接合される。

【0042】また本発明の第3では、半導体チップ上に形成された第1の柱状金属層と、前記第1の柱状金属層上に形成され、少なくとも第1の柱状金属層よりも、厚さが薄く、軟化温度が低く、室温での降伏応力が大きい第2の金属層とから突起電極が構成される。

【0043】

【作用】上記構成によれば、枠状体が設けられているため、回路基板の熱膨張を抑制するとともに、バンプに代わり熱ストレスを吸収する。また、バンプと枠状体とが同一もしくは近い熱膨張率をもつように構成されるため、接合面に垂直な方向の力が発生しにくいだけでなく、バンプと同一プロセスで接合可能であるため、温度変化によるバンプの破壊を、初期破壊、疲労破壊の双方について未然に防止することができる。

【0044】また、本発明の半導体装置では半導体チップの能動領域およびバンプの周囲外側に半田の枠状体があるため、能動領域を外気から隔てる封止効果も十分である。さらに、枠状体は接触面積がバンプに比較して大きいので、バンプのみで接続した場合に比べ放熱経路が飛躍的に増加し、パワー素子などの発熱の大きな半導体装置にも適用可能である。

【0045】本発明の第2ではさらに、付加的な効果として半田の枠の表面張力を利用したアセンブリ時のセルフアライメント性の向上や、半導体チップが高周波素子であった場合には電気的なシールド効果も挙げられる。

【0046】特に、半導体チップがCCDチップの場合この枠体を熱伝導性の良好な材料で構成することにより、CCDチップで発生した熱はガラス基板に逃げるた

め、CCDチップの温度上昇を抑制することができるとともに、ガラス基板の表面をCCDチップからの熱で暖めることができ、結露の発生を防ぐことができる。また柱を壁状に形成することによって封止樹脂の画素エリアへの流入を抑制し、ガラス基板とチップとの間に間隙を残すことが容易に可能となる。

【0047】また本発明の第3の構成では、第2の金属層の軟化温度が第1の柱状金属層の軟化温度よりも低いので、半導体チップと配線基板の接続を第2の金属層の軟化温度の近傍の温度で行うことにより、第1の柱状金属層が溶融変形するのを防ぐことが出来る。従って、隣接する突起電極の間でのショートの際の恐れが少なく、このことから電極間距離の狭ピッチ化が可能であり、突起電極は接続後にも接続前とはほぼ同様の高さを維持することができる。また、接続後は、室温付近では第2の柱状金属層の降伏応力は第2の金属層の降伏応力よりも小さいので、外力によって突起電極が変形する場合には第1の柱状電極が全体的に変形するために歪は第1の柱状電極全体に分散される。

【0048】

【実施例】以下本発明の実施例について図面を参照しつつ詳細に説明する。

【0049】図1および図2は、本発明実施例の半導体装置の断面図および平面図を示す図である。この半導体装置は、半導体チップ1と回路基板2とを半田で構成された枠状構造体3とその内側に形成されたバンプ4によって接合したことを特徴とするものである。すなわち半導体チップ1上には信号電極取り出し用の端子パッド5とともにこれと同一材料でかつ同一工程で形成された枠状パッド6がもうけられ、これによって半田からなる枠状構造体3を、回路基板2に設けられた枠状電極7との間に固着するようになっている。また同様に、回路基板2上の端子電極8とバンプ4とが接合される。この例では端子電極8はビアホールによって内部配線9に接続されている。

【0050】これら枠状電極7および端子電極8は半導体チップ1内のアルミニウム電極上にチタン、ニッケル、金を順に積層したものである。ただし、この実施例では、この枠状電極はダミーとして設けられているが、必ずしもダミーである必要はなく、信号線の1つとして用いることも可能である。特に半導体装置が高周波素子である場合にはこれをグラウンドとすることによってシールド効果を発揮させることもできる。

【0051】ここで、図の上半分は枠状構造体3およびバンプ4の接合面から半導体チップ1を見た図、下半分は接合面から回路基板2を見た図である。半田からなる枠状構造体3はダイシングラインに沿って形成され、その内側に同一組成の半田からなるバンプ4が形成されている。一方、ガラスエポキシを主材料とする回路基板2上には半導体チップ1上の枠状パッド6および端子パッ

ド5を介して接続された杵状構造体3およびバンプ4にそれぞれ対応した位置に銅箔からなる杵状電極7と端子電極8が形成されている。なお、バンプ2の大きさは、約100 μ m角、高さ50 μ m、杵状構造体3は、幅約300 μ m、高さ50 μ mである。

【0052】このように半導体チップ1の能動領域を取り囲んで杵状構造体3を形成することにより能動領域を外気と遮断することができる。さらにこのバンプ4と杵状構造体3をリフローして回路基板2に接合する工程を窒素等の不活性ガス雰囲気中で行うことによってシーリング効果を高めることができる。また、同時に能動領域はチップ自身と回路基板、そして杵状構造体によって雰囲気にも外界と遮断されているため、特に半導体装置が高周波素子であった場合には、電気的なシールドの効果も期待できる。

【0053】従来のフェイスアップによるワイヤーボンディング実装ではチップ裏面が基板に直接接しているため裏面からの放熱が可能であるのに対して、フェイスダウン実装では放熱経路がバンプのみに限られているため、従来のフェイスダウン接続では放熱性が問題であった。しかし、バンプはますます微細化の傾向にあるため、その接触面積は小さく、バンプのみによる放熱には限界がある。そこでチップ裏面にヒートシンクを設けたり、放熱用のバンプを設けたりする方法も提案されているが、部品点数が増えたり、プロセスが複雑化したりする上に、どれも十分とは言えない。このような状況の中で実施例の半導体チップの大きさは約6mm角で、バット数は約40個である。従って、バンプの接触面積は約0.4mm²、杵状構造体のそれは約4.0mm²となり、杵状構造体はバンプの約10倍の接触面積を有している。このことから、杵状構造体を形成することにより、バンプのみの実装に比べて、放熱効果が大きく向上することが分かる。また、杵状構造体は発熱源である能動領域と同一面に形成されているのでフェイスアップ実装に比較しても同時か、それ以上の放熱効果を得ることができる。

【0054】また、熱膨脹係数差による歪を考えると、樹脂封止を行った場合に比べて、杵状構造体では封止面積が10分の1程度になるため、基板の熱膨脹を抑制する効果は小さくなることが予想される。しかし、実際には封止樹脂のヤング率は一般の半田材料の10分の1程度であるため、熱膨脹抑制効果は実施例の場合でも樹脂封止とはほぼ同等である。半田材料によりヤング率の高いものを使用したり、杵状構造体を大きくしたりすることによって、温度変化に対応し、より信頼性の高い半導体装置を得ることが可能である。

【0055】さらに付加的な効果としてリフロー時のセルフアライメントと、バンプ形状のコントロールが挙げられる。

【0056】まずセルフアライメントの効果について説

明する。一般に、半田による接続においてはその表面張力を利用したセルフアライメントの効果を期待することができる。図3に示すように、リフロー時に半田が溶解し液状になった時点で、半田バンプ4はその表面張力によって最も安定な形状をなそうとする。接続する端子電極8には半田に対して濡れの良いものが選択され、この電極が特異な形状でない限り半田は半導体チップ1上の端子パッド5と回路基板2上の端子電極8を最短距離で繋ごうとする。そして、その力は半田の体積に比例する。

【0057】従って、従来のバンプを用いたフェイスダウン実装では、接続がバンプを介してのみなされ、その力が小さいためセルフアライメントの効果を得るためには必ずしも十分でなかった。また、最近ではバンプピッチの微細化に伴って、ブリッジを形成したり、初期状態で、バンプと、対応する電極とがまったく接触しないという事故も起こっている。これを防ぐためには、高精度のボンディングマシンの開発が不可欠であるが、これには多大なコストを要する。しかし、本発明によれば図3に示すように、より接触面積の大きな杵状構造体3を設けることによって、より大きな力を発生させ、セルフアライメント効果を高めることが可能となる。

【0058】次にバンプ形状のコントロールの効果を説明する。一般に熱膨脹係数差から発生する歪を吸収するにはバンプは背の高い円筒形、あるいは鼓型が理想的である。図4に示すように、半田バンプ4は自然にリフローすれば左右対称な側面部が膨らんだ、いわゆる樽型になる。その形状は半田の体積、チップの重量、濡れる電極部の形状や大きさによって一意的に決まってしまう。したがって、この形状を理想的な形にするには、装置やアセンブリプロセスに工夫を加えたり、スペーサーを設置するなどの措置が必要であった。しかし、本発明では杵状構造体3の半田量を増やしたり、その杵状電極7の大きさをコントロールすることによって、杵状構造体3を形成する半田によって発生する力を利用して、バンプ4の形状を理想的にコントロールすることが可能である。

【0059】なおこの実施例ではアセンブリプロセスについて詳細な説明は省略するが、バンプの接続と杵状構造体の接続は同時に行っている。したがってリフロー温度から室温への冷却時にも杵状構造体による熱膨脹係数差からくる歪の抑制が行われ、初期破壊についても改善の効果がある。また、バンプと杵状構造体は、同じ半田材料で形成しているため、温度変化による熱膨脹によって垂直方向の歪が発生することは原理的に無い。

【0060】次に本発明の第2の実施例について説明する。

【0061】前記第1の実施例では本発明の半導体装置専用の半導体チップを用いたが、図5に示すように第2の実施例では汎用の半導体チップを用いている。

【0062】基本的な構造はチップの周囲部に端子パッド5が設置されている汎用の半導体チップ1において、第1の絶縁層11上に再配列配線12を施して端子パッドをチップ中心部に移動し、さらにこの上層に形成された第2の絶縁層13上に枠状構造体3を設置したものである。

【0063】図6(a)～(e)にこの半導体装置の製造プロセスの概略を示す。

【0064】一般的に汎用の半導体チップでは端子パッド5がチップ1の周囲部にあるため、これとダイシングラインの間に枠状構造体を設置する余裕は無い。また、無理にこれを形成しても幅が狭くなるためシーリングや熱膨脹抑制の効果を十分に発揮することができない。そこで、端子パッドを中心部に移動して、その周囲部に枠状構造体3を形成する。

【0065】まず、図6(a)に示すようにウェハ状態の半導体チップ1の表面を覆うパシベーション層10上に約5 μ m厚のポリイミドからなる第1の絶縁層11を形成した後、フォトリソグラフィにより端子パッド5の部分に開口部を形成する。次に、図6(b)および(c)のように開口部から中心部へとチタン、銅を順に積層した再配列配線12を設置した後、第2の絶縁層13を形成する。この第2の絶縁層13は約10 μ m厚のポリイミドとし、さらにこの第2の絶縁層13にもフォトリソグラフィにより中心部近くに再配置された端子パッド5となる開口部を形成する。

【0066】さらに、図6(d)に示すように、端子パッド5の上層のダイシングライン14付近に枠状パッド6を形成する。この枠状パッド6はチタン、銅の積層構造からなり必ずしも端子パッド5の上に設置されなくとも良い。そして最後に図6(e)に示すように、電解メッキによって半田からなる枠状構造体3とバンブ4を形成する。ここでは半田メッキ厚は約50 μ mとした。

【0067】このようにして枠状構造体3とバンブ4を形成した例では、レジスト除去を行った後、回路基板と位置合わせし、リフロー接続する。

【0068】このようなプロセスを用いることによって、特に専用の半導体チップを用いることなく汎用のチップによって本発明の半導体装置を実現することができる。

【0069】なお、チップと基板を接合するアッセンブリ工程では1回でリフロー接合する方法と、最初にチップのみをリフローし、バンブを成型した後、もう1度、リフローして、接合する方法がある。後者の方法は工程が増えるが半田メッキのためのレジスト厚が薄く、メッキ量が多い場合には有効な方法である。本発明ではいずれの方法でも可能であるが、チップを基板にマウントするフェイスダウンボンディング装置に工夫を要する場合がある。すなわち、後者のように接合前にリフローを行った場合にはバンブの高さと枠状構造体の高さを一致さ

せることは難しいため、一度チップに圧力を印加してすべてのバンブと枠状構造体を基板に接触させてから、圧力を取り去る動作が必要である。しかし、前者のようにメッキの直後であれば、バンブの高さと枠状構造体の高さは一致しているのでそのような動作は必ずしも必要ではない。ただし、行ったほうが不良率は低減できる。

【0070】次に本発明の第3の実施例について説明する。

【0071】この半導体装置は図7に、バンブおよび枠状構造体と回路基板との接合面から半導体チップを見た図を示すように、枠状構造体に不連続な切れ目部分を有する点がこれまでの実施例と異なる点である。この実施例では切れ目が2つの場合を示した。この切れ目hはプロセスの段階で枠状電極を欠落させたもので、リフロー接合後も開口部となっていて残っているものである。これは内部の雰囲気置換するための開口部で、大きさは高さ約50 μ m、幅約300 μ mである。

【0072】すなわち、まずチップと基板のリフロー接合は空気中でフラックスを使って行か、もしくは還元雰囲気で行く。これはいずれも半田表面の酸化膜を除去し、良好な接続を得るためである。そして、フラックスを用いた場合にはこの開口部を利用し、洗浄を行う。その後、窒素等の不活性雰囲気中にこれを設置して内部を置換し、同時に40 \times 250 \times 350 μ mの半田ブロックをこの開口部に設置し、リフローすることによって、開口部を塞ぐ。このようにして内部を不活性雰囲気に封止することができる。

【0073】また、リフロー接合を不活性雰囲気中で行った場合には必ずしもこの実施例に示したような開口部は必要ではない。

【0074】次に本発明の第4の実施例について説明する。

【0075】この例は固体撮像装置を示すもので、図8に上面図、図9にそのAA断面図、図10に要部拡大図を示すように、配線9を形成したガラス基板102にCCDチップ101がバンブ4を介してフェイスダウンで接続されており、さらに銅パターン上に金メッキ層を形成して得られた高さ50 μ m幅80 μ mの枠状構造体103が画素エリア105を囲むようにCCDチップ101表面とガラス基板102表面の双方に固着され、さらにこの外側には封止用樹脂106が充填されている。

【0076】他部については図5に示した前記実施例と同様に形成されており、同一箇所には同一符号を付した。

【0077】製造に際しては、バンブ4の形成と同時に銅パターンを形成して電気めっき法により金めっきを行うことによって形成される。

【0078】このようにしてCCDチップの温度上昇を抑制することができるため、CCDチップの温度上昇が抑制され、暗電流の増加に伴う相対感度の低下を抑える

ことができる。またガラス基板表面の温度がCCDチップから伝達された熱で上昇し内部雰囲気よりも高い温度に保たれるため、結露の発生を防止することができる。

また、柱を壁状に形成した枠状構造体を用いることにより比較的粘度の低い封止用樹脂を封止に用いる場合にも枠状構造体を樹脂の流れ止めに用いることができ、容易に画素エリア105上に気体層を残すことができるといふ効果もある。この固体撮像装置の熱の伝導経路は図10に矢印を示すように、CCDチップ101の中心付近の画素エリア105で発生した熱は枠状構造体103

103を通してガラス基板102へと伝わる。この伝達熱量はパンプにくらべてはるかに多い。このようにCCDチップからガラス基板に伝達された熱は等方的に拡がって基板表面を暖める。

【0079】ところで、結露は水蒸気を含んだ雰囲気

が、その雰囲気よりも低い表面温度の固体に衝突した際、そこで雰囲気が部分的に冷却され、飽和水蒸気量を越えるため、雰囲気中の水蒸気が水となって固体表面に付着する現象である。従って、この現象を防ぐためには雰囲気中の水蒸気量を減らすか、固体の温度を雰囲気よりも高く保てばよい。前記実施例の場合にはガラス基板102の温度を上昇させることによってその表面の結露を妨げることができる。

【0080】また、駆動時のCCD表面の発熱は実施例のようなフェイスダウン実装の場合、実測値で約80数度Cまで上昇する。これを効率よくガラス基板に伝達するようにすれば、伝達ロスも考慮しても内部雰囲気が80℃以上の水蒸気飽和状態にならなければ、結露が生じることはない。現在、信頼性評価の基準としては60℃90%R. H. を用いており、この条件ではまず結露は起こらないと思われる。また実用レベルを考えても通常のカメラの利用において80℃以上の水蒸気飽和状態になることはほとんどなく、実用上十分な信頼性を有していると判断できる。なお、前記実施例では枠状構造体103はパンプの形成と同一工程で形成したが、あらかじめ枠状構造体103を別に形成し、フェイスダウンボンディングの際に所定の位置に合わせて一体化する方法をとるようにしても良い。この方法では枠状構造体103の構成材料を自由に選択することができるという利点がある反面、一体化する際にCCDチップ101がガラス基板102のいずれかに接着固定する手段が必要になる。

【0081】また前記実施例では、枠状構造体103を連続した枠状体で構成したが、切れ目を作るようにしてもよい。しかし樹脂の粘度によっては切れ目から流入が起こることもあり、気体層形成の容易性あるいは熱伝導効率は損なわれることになる。しかしながら、ボールボンディングにより柱を複数本形成する場合や、微小金属球を吸着させるようなプロセスを用いる場合は、多数の切れ目ができることになり、必ずしも完全に上述した効

果を得ることはできないが、主たる効果すなわち熱伝導性の向上効果はある。

【0082】さらにまた、枠状構造体は画素エリアの周囲のできるだけ近接した位置に設置するのが望ましい。なぜなら、CCDチップ上の能動領域で最も発熱量が大きい熱源は画素エリアであり、温度が最も上昇するのはその中心付近であるからである。したがって実施例のように画素エリアの周囲に沿って枠状構造体を設けるのが熱伝導的には最も効率が良い。また、結露は空気層の縁の部分すなわち画素エリアの周囲で発生しやすいため、この意味からも枠状構造体は画素エリアの周囲に近接した位置に設置する必要がある。

【0083】加えて、前記実施例では枠状構造体として銅上に金めっきを行った例について説明したが、これに限定されることなく、銀、金、鉄、アルミニウムなどある程度の熱伝導性を有する金属やそれらの合金でも可能である。さらにまたその形成位置も画素エリアの周囲付近に限定されるものではなく、パンプ接続部分の外側、チップの周囲付近でも可能である。

【0084】なお、本発明は以上詳述した各実施例に限定されるものではなく、本発明の要旨を逸脱しない範囲で種々変形して用いることができる。

【0085】次に本発明の第5の実施例について説明する。

【0086】図11は本発明の第5実施例の突起電極構造を示す断面図である。この突起電極4は、半導体チップ1上に形成されたアルミニウムの電極パッド5上に開口部を持つように酸化珪素からなる絶縁層50が形成され、さらにこの電極パッド5上には膜厚500nmのチタン・ニッケル・金の3層構造の障壁金属51と、鉛からなる膜厚30～40μmの第1の電極層52と、ニッケルまたは銅またはパラジウムからなる膜厚500nmの第2の障壁金属53と、鉛の重量比が40%かつ錫の重量比が60%であるような合金からなる膜厚5～10μmの第2の電極層54とが順次積層されており、前記第1の電極層は、第2の電極層に較べて融点が高く、室温での降伏応力が小さいような構成となっている。

【0087】次に、この突起電極4の形成方法について説明する。

【0088】まず、図12(a)に示すように電極パッド5が形成された半導体チップ1上にスパッタリング法または化学気相成長法を用いて絶縁膜50を形成し、エッチング工程によって電極パッドの部分に開口部を形成し、さらにその上から全面にスパッタリング法もしくは真空蒸着法を用いてチタン、ニッケル、金の層を順次形成することによって第1の障壁金属層51を形成する。

【0089】次に、図12(b)に示すように第1の障壁金属51の上層にレジスト層Rを30～50μmの厚さで形成し、フォトリソグラフィにより電極パッド5上のみに開口部Hを形成する。

【0090】次に、図12(c)に示すように第1の障壁金属51をメッキ用電極として使用することによって電解メッキ法により鉛からなる柱状の形状を有する第1の電極層52を開口部Hを埋めるように形成し、続いてニッケルまたは銅またはパラジウムからなる第2の障壁金属層53と、さらに鉛の重量比が40%かつ錫の重量比が60%であるような第2の電極層54とを電解メッキ法を用いて順次形成することによって突起電極4を形成する。

【0091】次に、図12(d)に示すようにレジスト剥離液を用いてレジストパターンRを除去する。

【0092】次に、図12(e)に示すように突起電極4をマスクとして突起電極4の下地の箇所以外の部分の第1の障壁電極層51をエッチング除去する。

【0093】なお、ここで第1の電極層52、第2の障壁電極層53および第2の電極層54の形成は、上述したように電解メッキ法に限定されるわけではなく、無電解メッキ法を用いても良いし、真空蒸着法またはスパッタリング法を用いても良い。真空蒸着法またはスパッタリング法を用いた場合には開口部6以外の部分に堆積された金属層はレジスト剥離の工程でリフトオフによって除去される。

【0094】また、第1の電極層と第2の電極層の組み合わせは上記の組み合わせに限定されるものではなく、鉛と錫からなる合金と、ビスマスと錫とからなる合金との組み合わせでもよいし、インジウムと鉛と錫からなる合金と、ビスマスと錫とからなる合金との組み合わせでもよいし、鉛と錫からなる合金と、アンチモンと錫からなる組み合わせでもよい。

【0095】図13は、このようにして形成された突起電極を配線基板と接続する方法を示す断面図である。

【0096】まず、図13(a)に示すように突起電極4の形成された半導体チップ1と配線基板2とを、突起電極4と配線基板上に形成された接続用電極8とが対向するように位置合わせする。

【0097】次に、図13(b)に示すように半導体チップ1と配線基板2とに圧力を加えることにより、仮止めを行う。

【0098】次に、図13(c)に示すように半導体チップ1と配線基板2とを220℃に加熱し第2の電極層54を溶融させる。このとき第1の電極層52の融点は327℃なので溶融せず、その形状が変化することはない。続いて半導体チップ1と配線基板2の温度を下げることによって第2の電極層54が凝固し、これによって半導体チップ1と配線基板2とが電氣的及び機械的に接続される。

【0099】この構造によれば、接続時における突起電極4の変形が小さい。従って、突起電極の潰れによる隣接突起電極間でのショートの際の恐れが少ないために、隣接する突起電極間の距離を狭ピッチにすることが出来る。

また、接続後の突起電極4の形状としても電極の高さを十分に高く維持できる。

【0100】さらに、温度が室温付近では第2の電極層54の降伏応力よりも第1の電極層52の降伏応力のほうが小さいために、接続後は第2の接続層54よりも第1の電極層52の方が変形し易い。従って、接続後に突起電極に外力による歪が生じた場合には、第2の電極層54ではなくて第1の電極層52が全体的に歪む。第1の電極層52は突起電極4の体積の大部分を占めるために歪は突起電極4のほぼ全体に分散されるため、単位体積あたりの歪は小さくなり、信頼性の高い半導体装置を得ることが出来る。

【0101】

【発明の効果】以上説明してきたように、本発明によれば、熱による破壊や信頼性低下のおそれのない半導体装置を提供することが可能となる。

【0102】また、本発明によれば、隣接する突起電極の間でのショートの恐れが少なくかつ接続後にも外力によって突起電極の変形を生じるおそれのない突起電極を提供することが可能となり、突起電極による接続の狭ピッチ化と突起電極の高信頼性を同時に実現することが出来る。

【図面の簡単な説明】

【図1】本発明の第1の実施例の半導体装置を示す図。

【図2】同半導体装置の上面図。

【図3】同半導体装置の説明図。

【図4】同半導体装置の説明図。

【図5】本発明の第2の実施例の半導体装置を示す図。

【図6】同半導体装置の製造工程図

【図7】本発明の第3の実施例の半導体装置を示す図。

【図8】本発明の第4の実施例の半導体装置を示す図。

【図9】同半導体装置の断面図。

【図10】同半導体装置の説明図。

【図11】本発明の第5の実施例の半導体装置を示す図。

【図12】同半導体装置の製造工程図。

【図13】同半導体装置の配線基板への実装工程を示す説明図。

【図14】従来例の半導体装置を示す図。

【図15】従来例の半導体装置を示す図。

【図16】従来例の半導体装置を示す図。

【図17】従来例の半導体装置を示す図。

【図18】従来例の半導体装置を示す図。

【図19】従来例の半導体装置を示す図。

【図20】従来例の半導体装置を示す図。

【図21】従来例の同半導体装置を示す図。

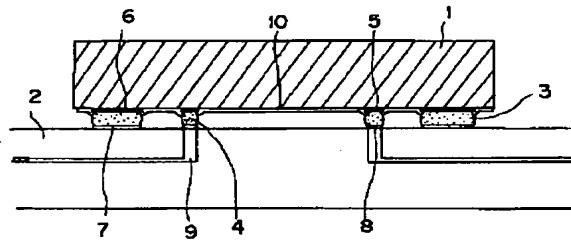
【符号の説明】

- 1 半導体チップ
- 2 回路基板
- 3 枠状構造体

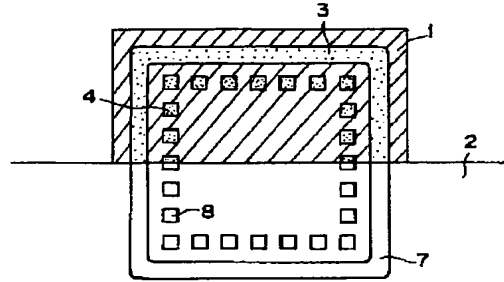
- 4 バンプ
5 端子パッド
6 棒状パッド

- * 7 棒状電極
8 端子電極
* 9 内部配線

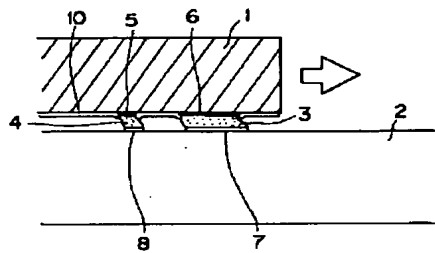
【図1】



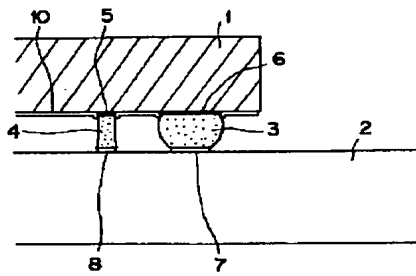
【図2】



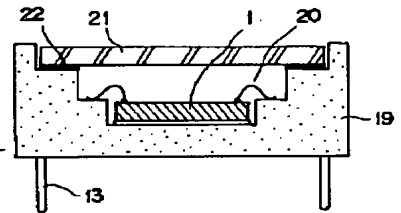
【図3】



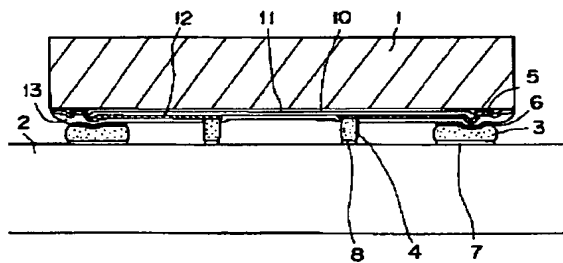
【図4】



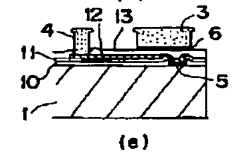
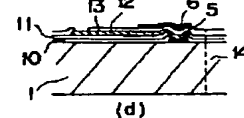
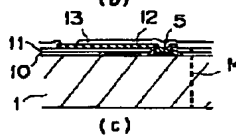
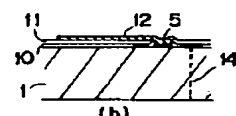
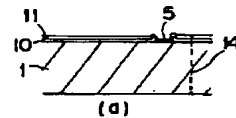
【図15】



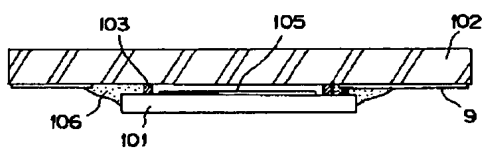
【図5】



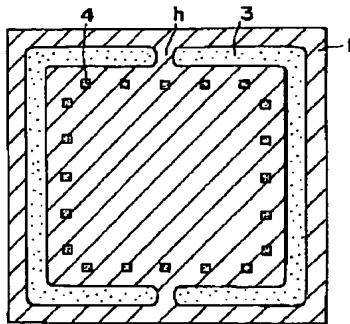
【図6】



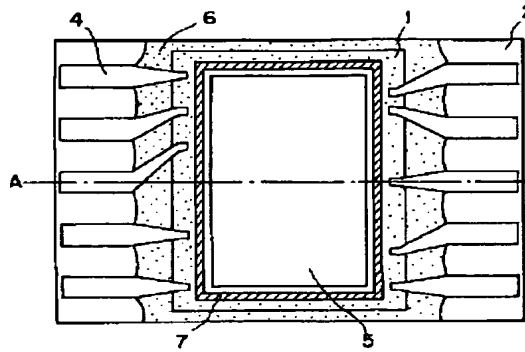
【図9】



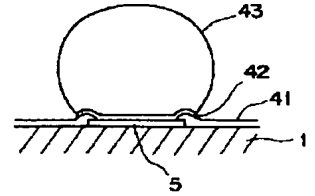
【図7】



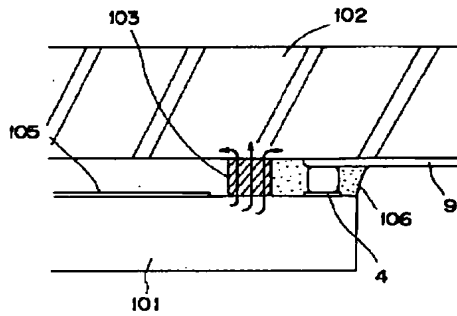
【図8】



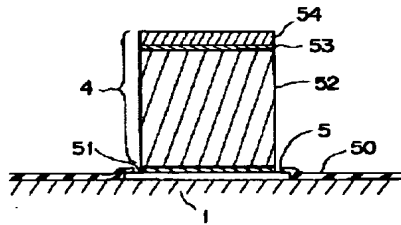
【図17】



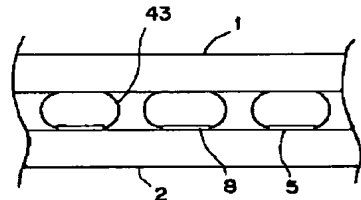
【図10】



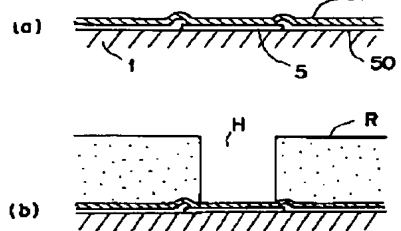
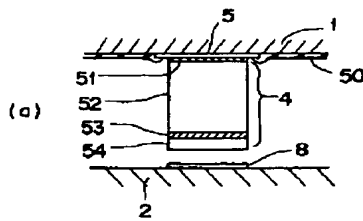
【図11】



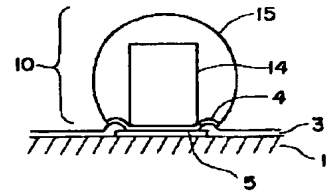
【図18】



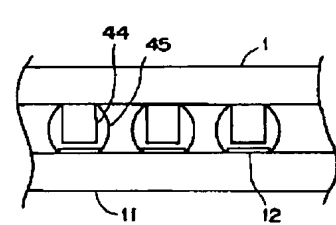
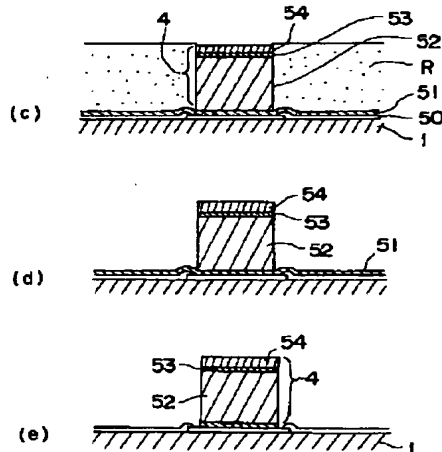
【図13】



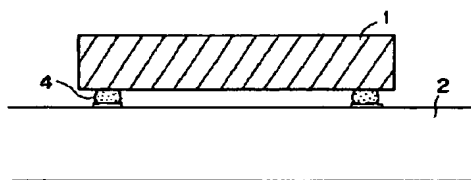
【図19】



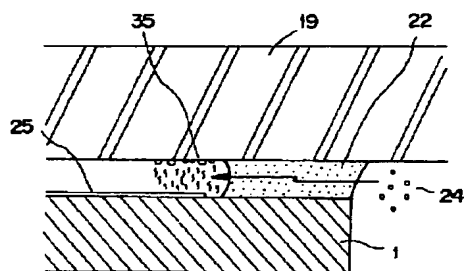
【図20】



【図14】



【図16】



【図21】

